

Docket No.: 2336-207

PATENT

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Application of

Seoung Ju MOON

U.S. Patent Application No. *Not yet assigned*

Filed: *Herewith*

:
:
:
:
:
:

Group Art Unit: *Not yet assigned*

Examiner: *Not yet assigned*

For: MULTI-COLOR LIGHT EMITTING DIODE PACKAGE

CLAIM OF PRIORITY AND
TRANSMITTAL OF CERTIFIED PRIORITY DOCUMENT

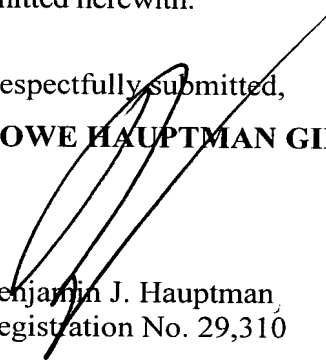
Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

Dear Sir:

In accordance with the provisions of 35 U.S.C. 119, Applicant hereby claims, in the present application, the priority of *Korean Patent Application No. 2003-41839, filed June 26, 2003*. The certified copy is submitted herewith.

Respectfully submitted,

LOWE HAUPTMAN GILMAN & BERNER, LLP


Benjamin J. Hauptman
Registration No. 29,310

1700 Diagonal Road, Suite 310
Alexandria, Virginia 22314
(703) 684-1111 BJH/etp
Facsimile: (703) 518-5499
Date: September 30, 2003



This is to certify that the following application annexed hereto is a true copy from the records of the Korean Intellectual Property Office.

출원번호 : 10-2003-0041839
Application Number

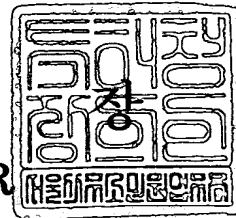
출원년월일 : 2003년 06월 26일
Date of Application JUN 26, 2003

출원인 : 삼성전기주식회사
Applicant(s) SAMSUNG ELECTRO-MECHANICS CO., LTD.



2003 년 08 월 28 일

특 허 청
COMMISSIONER



【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【참조번호】	0003
【제출일자】	2003.06.26
【국제특허분류】	H01L 33/00
【발명의 명칭】	다색 발광 다이오드 패키지
【발명의 영문명칭】	MULTI COLOR LIGHT EMITTING DIODES PACKAGE
【출원인】	
【명칭】	삼성전기 주식회사
【출원인코드】	1-1998-001806-4
【대리인】	
【성명】	손원
【대리인코드】	9-1998-000281-5
【포괄위임등록번호】	2002-047982-8
【대리인】	
【성명】	노세호
【대리인코드】	9-2001-000043-1
【포괄위임등록번호】	2002-047988-1
【발명자】	
【성명의 국문표기】	문성주
【성명의 영문표기】	MOON, Seoung Ju
【주민등록번호】	610828-1566414
【우편번호】	440-705
【주소】	경기도 수원시 장안구 율전동 468번지 삼성아파트 101-1102
【국적】	KR
【심사청구】	청구
【취지】	특허법 제42조의 규정에 의한 출원, 특허법 제60조 의 규정에 의한 출원심사를 청구합니다. 대리인 손원 (인) 대리인 노세호 (인)

【수수료】

【기본출원료】 20 면 29,000 원

【가산출원료】 4 면 4,000 원

【우선권주장료】 0 건 0 원

【심사청구료】 10 항 429,000 원

【합계】 462,000 원

【첨부서류】

1. 요약서·명세서(도면)_1통

【요약서】**【요약】**

본 발명은 다색 발광 다이오드 패키지에 관한 것으로서, 적어도 3개의 발광 다이오드를 포함한 다색 발광 다이오드 패키지에 있어서, 3개의 제1 단자부와 하나의 제2 단자부 패턴이 형성된 상면을 갖는 기판과, 상기 제2 단자부에서 연장된 실장용 도전 패턴에 배치되며 제1 전극과 제2 전극이 형성된 상면을 갖는 제1 및 제2 발광 다이오드와, 상기 실장용 도전 패턴에 배치되며, 하면에 제1 전극과 상면에 2개의 제2 전극이 형성되어 2개의 제너 다이오드가 하나의 칩으로 구현된 원칩형 제너 다이오드를 포함하며, 상기 제1 발광 다이오드 제1 전극과 상기 원칩형 제너 다이오드의 하나의 제2 전극은 상기 제1 단자부 중 하나에 연결되며, 상기 제2 발광 다이오드의 제1 전극 및 상기 원칩형 제너 다이오드의 다른 하나의 제2 전극은 상기 제2 단자부 중 다른 하나에 연결되는 것을 특징으로 하는 발광 다이오드 패키지를 제공한다.

본 발명에 따르면, 제너 다이오드를 이용하여 정전기방전과 써지전압에 대해 적절하게 보호하면서도, 그 패키지를 소형화시킬 수 있을 뿐만 아니라, 방열 면적 등의 여러 요구사항을 고려하여 설계자유도를 향상시킬 수 있다.

【대표도】

도 2

【색인어】

발광 다이오드 패키지(light emitting diode), 제너 다이오드(Zener diode)

【명세서】**【발명의 명칭】**

다색 발광 다이오드 패키지 {MULTI COLOR LIGHT EMITTING DIODES PACKAGE}

【도면의 간단한 설명】

도1a는 종래의 다색 발광 다이오드 패키지 구조를 나타내는 평면도이다.

도1b는 도1a의 다색 발광 다이오드 패키지의 등가회로도이다.

도2a는 본 발명의 일 실시형태에 따른 다색 발광 다이오드 패키지 구조를 나타내는 평면도이다.

도2b는 도2a의 다색 발광 다이오드 패키지의 등가회로도이다.

도3a 및 도3b는 각각 본 발명에서 채용되는 2개의 제너 다이오드가 구현된 원칩형 제너 다이오드의 측단면도 및 평면도이다.

도4는 본 발명의 바람직한 실시형태에 따른 다색 발광 다이오드 패키지 구조를 나타내는 평면도이다.

<도면의 주요부분에 대한 부호설명>

20,40: 다색 발광 다이오드 패키지 21,41: 기판

22,42: 녹색 발광 다이오드 24,44: 적색 발광 다이오드

25,45: 청색 발광 다이오드 26,46: 원칩형 제너 다이오드

【발명의 상세한 설명】**【발명의 목적】****【발명이 속하는 기술분야 및 그 분야의 종래기술】**

- <11> 본 발명은 다중 색을 구현하기 위한 LED 패키지에 관한 것으로서, 보다 상세하게는 써지(surge) 및 정전기 방전(electrostatic discharge: ESD)에 대한 안정성을 높이면서 소형화를 위한 설계자유도를 향상시킨 LED 패키지 구조에 관한 것이다.
- <12> 일반적으로, 발광 다이오드는 고휘도특성을 가지면서 소형화에 유리하고, 수명이 길고, 소비전력이 작다는 특징으로 인해, 조명기구 및 디스플레이 분야에서 널리 이용되고 있다.
- <13> 이러한 발광 다이오드는 사용자의 요구에 따라 다른 색을 방출하는 여러 발광 다이오드를 하나의 기판 상에 실장한 하나의 패키지로 제조되어 사용될 수 있다. 주로, 이러한 다색 발광 다이오드 패키지는 적색, 녹색 및 청색 발광 다이오드를 조합한 삼색 발광 다이오드 패키지형태로 사용된다. 통상적인 삼색 발광 다이오드 패키지는 다색 발광을 위해 병렬로 접속되어 전원을 인가할 수 있도록, 인쇄회로기판의 도전패턴을 설계하고, 그 도전패턴의 일부에 삼색 발광 다이오드를 각각 실장하는 방식으로 구현된다.

- <14> 또한, 삼색 발광 다이오드 패키지에 사용되는 반도체 발광 다이오드, 특히 청색 및 녹색 발광 다이오드는 정전기방전(electrostatic discharge) 및 써지(surge)에 대해 매우 취약하므로, 이를 보완하기 위해서 2개의 제너 다이오드를 각각 청색 및 발광 다이오드와 역극성으로 접속시키는 것이 요구된다.
- <15> 이와 같은 종래의 삼색 발광 다이오드 패키지 구조는 도1a에 도시되어 있다. 도1a는 종래의 삼색 발광 다이오드 패키지 중 6단자를 갖는 구조를 나타내는 예시한평면도이다.
- <16> 도1a와 같이, 종래의 삼색 발광 다이오드(10)에 채용되는 기판(11)은 그 양측단에 형성된 각각 제1 내지 제3 애노드 단자패턴(A1,A2,A3)와 제1 내지 제3 캐소드 단자패턴(C1,C2,C3)과, 상기 제1 및 제3 애노드 단자패턴(A1,A3)으로부터 각각 연장된 제너 다이오드실장용 패턴(P1,P3)과, 상기 제2 캐소드 단자패턴(C2)으로부터 연장된 LED실장용 패턴(P2)을 포함한다.
- <17> 상기 LED 실장용 패턴(P2)에는 적색, 녹색, 청색 발광 다이오드(14,12,15)가 배치되며, 상기 2개의 제너 다이오드실장용 패턴(P1,P2) 상에는 정전기방전에 취약한 녹색 및 청색 발광 다이오드(12, 15)에 역극성으로 연결된 제너 다이오드(16,17)가 각각 배치된다.
- <18> 이러한 패키지의 배열구조는 도1b와 같은 등가회로도룰 나타낼 수 있다. 도 1a 및 도1b와 같이, 종래의 삼색 발광 다이오드 패키지(10)는 6단자이며, 정전기

방전 및 써지에 대한 취약성을 보완하기 위해 제너 다이오드(16,17)를 추가적으로 실장해야 하므로, 상기 기판(11)에 형성되어야 할 패턴의 수가 증가하고 그에 따라 보다 큰 기판 면적이 요구된다.

<19> 따라서, 종래의 삼색 발광 다이오드 패키지는 제너 다이오드의 추가 및 단자수의 증가에 의해 패키지크기를 소형화하는데 어려움이 많다. 특히, 청색 및 녹색 발광 다이오드에 역극성으로 연결되는 적어도 2개의 제너 다이오드를 제한된 면적의 기판 상에 추가로 배치하여야 하므로, 그 실장 및 단자에 의한 회로패턴을 집적화하는데 큰 제약이 된다.

<20> 이러한 문제를 해결하고 패키지를 소형화하면서도 설계자유도를 높이기 위해서, 제너 다이오드를 생략한 것을 고려할 수 있지만, 앞서 설명한 바와 같이 청색 및 녹색 발광 다이오드는 정전기 방전 및 써지전압에 취약하기 때문에, 오히려 소자 자체가 파괴되어 발광 패키지로서의 기능을 상실할 수 있다는 더 심각한 문제가 발생될 수 있다.

<21> 따라서, 당 기술분야에서는 청색 및 녹색 발광 다이오드를 위한 제너 다이오드를 사용하면서도, 패키지를 소형화하고, 이와 함께 방열면적 등의 여러 요구

사항을 고려하여 설계자유도를 향상시킬 수 있는 새로운 다색 발광 다이오드 패키지가 요구되어 왔다.

【발명이 이루고자 하는 기술적 과제】

<22> 본 발명은 상기한 기술적 문제를 해결하기 위한 것으로서, 그 목적은 2개의 제너 다이오드를 원칩형 제너 다이오드를 새롭게 제조하여 적용함으로써 단자수를 감소시키면서 전체 패키지를 보다 소형화할 수 있는 다색 발광 다이오드 패키지를 제공하는데 있다.

<23> 또한, 본 발명의 다른 목적은 원칩형 제너 다이오드를 이용하여 최적화 설계의 폭을 넓힘으로써 다른 패키지 성능(예, 방열기능)을 향상시킬 수 있는 다색 발광 다이오드 패키지를 제공하는데 있다.

【발명의 구성 및 작용】

<24> 상기한 기술적 과제를 달성하기 위해서, 본 발명은,

<25> 적어도 3개의 발광 다이오드를 포함한 다색 발광 다이오드 패키지에 있어서, 3개의 제1 단자부와 하나의 제2 단자부 패턴이 형성된 상면을 갖는 기판과, 상기 제2 단자부에서 연장된 실장용 도전 패턴에 배치되며 제1 전극과 제2 전극이 형성된 상면을 갖는 제1 및 제2 발광 다이오드와, 상기 실장용 도전 패턴에 배치되며, 하면에 제1 전극과 상면에 2개의 제2 전극이 형성되어 2개의 제너 다이오드가 하나의 칩으로 구현된 원칩형 제너 다이오드를 포함하며, 상기 제1 발광 다

이오드 제1 전극과 상기 원칩형 제너 다이오드의 하나의 제2 전극은 상기 제1 단자부 중 하나에 연결되며, 상기 제2 발광 다이오드의 제1 전극 및 상기 원칩형 제너 다이오드의 다른 하나의 제2 전극은 상기 제2 단자부 중 다른 하나에 연결되는 것을 특징으로 하는 발광 다이오드 패키지를 제공한다.

<26> 본 발명의 일 실시형태에서, 상기 제1 및 제2 발광 다이오드는 청색 발광 다이오드 및 녹색 발광 다이오드일 수 있다.

<27> 상기 실시형태에서, 상기 적어도 3개의 발광 다이오드 중 다른 하나의 발광 다이오드는 제1 전극이 형성된 상면과 제2 전극이 형성된 하면을 갖는 적색 발광 다이오드일 수 있다. 이 때, 상기 적색 발광 다이오드는 상기 기판에서 상기 제1 단자부 중 상기 원칩형 제너 다이오드의 제2 전극과 연결되지 않은 나머지 하나의 제1 단자부로부터 연장된 실장용 도전패턴 상에 형성되고, 상기 적색 발광 다이오드의 제2 전극은 상기 제2 단자부 또는 그로부터 연장된 실장용 도전패턴에 연결될 수 있다.

<28> 이와 달리, 상기 실시형태에서, 상기 적어도 3개의 발광 다이오드 중 다른 하나의 발광 다이오드는 제2 전극이 형성된 상면과 제1 전극이 형성된 하면을 갖는 적색 발광 다이오드일 수 있다. 이 경우에는, 상기 적색 발광 다이오드는 상기 기판에서 상기 제2 단자부로부터 연장된 실장용 도전패턴 상에 형성되며, 상기 적색 발광 다이오드의 제2 전극은 상기 원칩형 제너 다이오드의 제2 전극과 연결되지 않은 나머지 하나의 제1 단자부에 연결될 수 있다.

- <29> 본 발명에서 채용될 수 있는 원칩형 제너 다이오드는 바람직하게는, 상기 제1 전극이 형성된 하면을 갖는 제1 도전형 기판과, 상기 제1 도전형 기판 상부의 분리된 두 영역에 형성되며 상기 제2 전극이 형성된 상면을 갖는 제2 도전형 불순물영역을 포함한 구조를 갖는다.
- <30> 이와 같이, 본 발명에 따르면 원칩형 제너 다이오드를 이용하여 다양한 최적화 설계방안을 제공할 수 있다.
- <31> 이러한 다양한 설계방안 중 바람직한 실시형태는, 상기 제2 단자부로부터 연장된 실장용 도전패턴이 상기 기판의 거의 중앙영역에 배치되며, 상기 제1 단자부 및 상기 제2 단자부가 상기 기판의 양측단에 배치된 구조를 갖는다.
- <32> 또한, 상기 적색, 청색 및 녹색 발광 다이오드는 삼각구도로 배치된 구조를 가질 수 있으며, 이 때 상기 원칩형 제너 다이오드는 상기 삼각구도의 청색 및 녹색 발광 다이오드측에 인접하도록 배치된 것이 바람직하다.
- <33> 본 발명에 따른 다색 발광 다이오드 패키지의 구체적인 배열구조에서는, 상기 원칩형 제너 다이오드의 제1 전극에 각각 연결된 2개의 제1 단자부는 상기 청색 및 녹색 발광 다이오드에 인접한 양측단부에 각각 배치되며, 다른 하나의 제1 단자부와 상기 제2 단자부는 상기 적색 발광 다이오드에 인접한 측면의 양측단에 배치될 수 있다.

- <34> 여기서, 상기 제1 단자부 및 제1 전극은 애노드에 관련된 부분으로, 상기 제2 단자부 및 제2 전극은 캐소드에 관련된 부분으로 정의될 수 있다.
- <35> 이하, 첨부된 도면을 참조하여 본 발명의 실시형태를 상세히 설명하기로 한다.
- <36> 도2a는 본 발명의 일실시형태에 따른 다색 발광 다이오드 패키지 구조를 나타내는 평면도이며, 도2b는 도2a의 다색 발광 다이오드 패키지의 등가회로도이다.
- <37> 도2a에 도시된 바와 같이, 본 발명에 따른 다색 발광 다이오드 패키지(20)는 하나의 애노드 단자부(A)와 3개의 캐소드 단자부(C1,C2,C3)를 갖는 4단자 패키지이다. 상기 패키지(20)에 포함된 발광 다이오드는 적색 발광 다이오드(24)와 녹색, 청색 발광 다이오드(22,25)일 수 있다.
- <38> 상기 적색 발광 다이오드(24)는 그 상면에 제1 전극(원형으로 표시됨)이 형성되고, 그 하면에 제2 전극(미도시)이 형성된 구조로 제조되며, 반면에 상기 청색 발광 다이오드(25) 및 녹색 발광 다이오드(22)는 그 상면에 제1 전극(사각형으로 표시됨) 및 제2 전극(원으로 표시됨) 모두가 형성된 구조를 갖는다.
- <39> 한편, 본 발명에서 채용되는 원칩형 제너 다이오드(26)는 실질적으로 2개의 제너 다이오드(26a,26b)를 포함하며, 하면에 하나의 제1 전극(미도시)과 상면에 2개의 제2 전극(원으로 표시됨)을 갖는 구조일 수 있다. 이러한 원칩형 제너 다

이오드(26)는 하나의 도전형 기판 상에 두 개의 다른 도전형 불순물영역을 형성함으로써 제조할 수 있다. 본 발명에 채용되는 원칩형 제너 다이오드의 구조 및 제조방법은 아래 도3a 및 도3b를 참조하여 보다 상세히 설명하기로 한다.

<40> 본 실시형태에서, 상기 적색, 녹색 및 청색 발광 다이오드(24,22,25)와, 원칩형 제너 다이오드(26)의 제1 및 제2 전극은 각각 애노드전극 및 캐소드전극일 수 있다.

<41> 상기 다색 발광 다이오드(20)의 기판(21)에 형성된 도전패턴을 설명하면, 애노드 및 제1 캐소드 단자패턴(A,C1)은 상기 기판(21)의 일측단에 형성되며, 상기 제2 및 제3 캐소드 단자패턴(C2,C3)은 상기 일측단과 대향하는 타측단에 배치될 수 있다.

<42> 또한, 상기 원칩형 제너 다이오드(42)는 종래와 같이 별도 실장용 도전패턴을 구비하지 않고, 청색 및 녹색 발광 다이오드(22,25)와 함께 상기 애노드 단자패턴(A)으로부터 연장된 실장용 패턴(P1)상에 배치되며, 상기 적색 발광 다이오드(24)의 배치는 필요에 따라 자유롭게 변경할 수 있으나, 본 실시형태에서는 원칩형 제너 다이오드(26)의 제1 전극과 연결되지 않은 제3 캐소드 단자부(C2)로부터 연장된 실장용 패턴(P2)상에 형성된다.

<43> 이와 같이, 본 실시형태에서는, 2개의 분리된 제너 다이오드(26a,26b)를 원칩형 소자(26)로 구현함으로써 청색 및 녹색 발광 다이오드(22,25)와 함께 한 실

장용 패턴(P1)에 배치할 수 있으며, 애노드 단자부(A)를 커먼단자로 제공함으로써 전체 단자수를 4개로 감소시킬 수 있다. 따라서, 종래와 같이 2개의 제너 다이오드를 배치하고 6단자를 형성하기 위해 소모되는 공간을 최소화함으로써 패키지를 보다 소형화시킬 수 있다.

<44> 도2a를 참조하여 각 소자와 단자부의 연결구조를 설명하면, 상기 적색 발광 다이오드(24)는 제3 캐소드 단자(C3)로부터 연결된 실장용패턴(P2)에 배치되어 하면에 그 제2 전극과 제3 캐소드 단자부(C2)를 연결하며, 그 제1 전극은 애노드 단자부(A)에 와이어로 연결된다. 또한, 상기 녹색, 청색 발광 다이오드(22,25)는 상기 애노드 단자부(A)로부터 연장된 실장용 패턴(P1)에 배치되며, 상기 녹색 발광 다이오드(22)의 제1 전극 및 제2 전극은 각각 와이어를 통해 애노드단자부(A)와 제1 캐소드단자부(C1)에 연결되고, 상기 청색 발광 다이오드(25)의 제1 및 제2 전극은 각각 와이어를 통해 애노드 단자부(A)와 제2 캐소드단자부(C2)에 연결된다.

<45> 여기서, 상기 청색 발광 다이오드(25)의 제1 전극은 실장용 패턴(P1)에 연결된 것으로 도시되어 있으나, 그 실장용 도전패턴(P1)은 애노드 단자부(A)로부터 연장된 패턴이므로, 실질적으로 애노드 단자부(A)에 연결된 것으로 이해할 수 있다.

<46> 또한, 원칩형 제너 다이오드(26)의 각 제너 다이오드부(26a,26b)는 각각 녹색 및 청색 발광 다이오드(22,25)와 역극성으로 연결되도록, 애노드 단자부(A)와 연결된 실장용 패턴(P1)에 배치되어 하면의 제2 전극을 애노드 단자부(A)에 전기적으로 연결시키며, 상면에 형성된 제1 전극은 각각 녹색 및 청색 발광 다이오드(22,25)의 제2 전극이 연결된 제1 및 제2 캐소드 단자부(C1,C2)에 각각 연결된다.

<47> 이와 같은 도2a에 도시된 실시형태의 회로구조는 도2b와 같이 도시할 수 있다. 즉, 애노드 단자부(A)를 커먼단자로 형성하고, 캐소드 단자부(C1,C2,C3)는 적색, 녹색 및 청색 발광 다이오드(24,22,25)에 대응되도록 마련되어, 캐소드 단자(C1,C2,C3)에 인가되는 전압을 제어함으로써 원하는 발광색을 얻을 수 있다.

<48> 또한, 본 발명에서 채용되는 원칩형 제너 다이오드(26)는 패키지 구조측면에서 하나의 소자로서 실장되지만, 실질적으로 2개의 제너 다이오드로서 작용하므로 등가회로측면에서는 녹색 및 청색 발광 다이오드(22,25)와 역극성으로 연결된 2개의 제너 다이오드(26a,26b)로 표시될 수 있다.

<49> 본 발명에서 채용되는 원칩형 제너 다이오드는 하나의 제1 도전형 기판에 서로 분리된 2개의 제2 도전형 불순물영역을 형성하여 제조할 수 있다. 도3a 및 도3b에는 본 발명에 채용될 수 있는 원칩형 제너 다이오드의 일형태가 예시되어 있다.

- <50> 도3a 및 도3b는 각각 본 발명에서 채용되는 2개의 제너 다이오드가 구현된 원칩형 제너 다이오드의 측단면도 및 평면도이다.
- <51> 도3a 및 도3b를 참조하면, 원칩형 제너 다이오드는 제1 전극(36)이 형성된 하면을 갖는 제1 도전형 기판(31)과, 상기 제1 도전형 기판(31) 상부의 분리된 두 영역에 형성되며 제2 전극(35a,35b)이 형성된 상면을 갖는 제2 도전형 불순물 영역(32a,32b)을 갖는다. 상기 제2 도전형 불순물영역(32a,32b) 상면에 형성되는 제2 전극(35a,35b)이 서로 분리되도록 산화물 및 질화물과 같은 물질로 전기적 격리구조(33)를 가지며, 소자를 보호하기 위해서 상기 제2 전극(35)의 일부가 개방되도록 페시베이션층(38)을 형성할 수 있다. 여기서, 상기 제1 도전형 기판(31)은 저농도로 도핑된 제1 도전형 기판과 그 위에 형성되며 고농도로 도핑된 제1 도전형 에피택셜층으로 구성되며, 제2 도전형 불순물영역(32a,32b)은 그 제1 도전형 에피택셜층의 두 영역에 형성될 수도 있다. 이 경우에 고농도로 도핑된 제1 도전형 에피택셜층까지 전기적 격리구조를 연장시킬 수도 있다.
- <52> 이와 같이, 본 발명에서는, 제1 전극(31)을 공유하면서 제2 전극(35a,35b)이 2개로 분리시킴으로써 보다 소형화된 2개의 제너 다이오드를 하나의 소자로 구현할 수 있다.
- <53> 도4는 본 발명의 바람직한 실시형태에 따른 다색 발광 다이오드 패키지(40) 구조를 나타내는 평면도이다.

- <54> 본 실시형태는 실장용 패턴을 하나의 패턴만으로 구현함으로써 패턴형성에 의한 소모면적을 감소시킬 뿐만 아니라, 발광 다이오드가 실장될 패턴면적을 증가시킴으로써 열전도성이 높은 도전성 패턴의 방열기능을 극대화시키는 설계방안을 제공한다.
- <55> 도4에 도시된 다색 발광 다이오드 패키지(40)는 도2a에 도시된 패키지과 유사하게 하나의 애노드 단자부(A)와 3개의 캐소드 단자부(C1,C2,C3)를 갖도록 형성된다. 적색 발광 다이오드(44)는 그 상면에 제2 전극(사각형으로 표시됨)이 형성되고, 그 하면에 제1 전극(미도시)이 형성된 구조로 제조되며, 녹색 발광 다이오드(42) 및 청색 발광 다이오드(45)는 제1 전극(사각형으로 표시됨) 및 제2 전극(원으로 표시됨) 모두가 상면에 형성된 구조를 갖는다.
- <56> 또한, 상기 패키지(40)는 녹색 및 청색 발광 다이오드(42,45)를 정전기 방전 및 써지전압으로부터 보호하기 위해서 실질적으로 2개의 제너 다이오드(46a,46b)를 포함한 원칩형 제너 다이오드(46)를 포함한다. 상기 원칩형 제너 다이오드(46)는 하면에 하나의 제1 전극(미도시)과 상면에 2개의 제2 전극(원으로 표시됨)을 갖는 구조일 수 있다.
- <57> 본 실시형태에서, 상기 적색, 녹색 및 청색 발광 다이오드(44,42,45)와, 원칩형 제너 다이오드(46)의 제1 및 제2 전극은 각각 애노드전극 및 캐소드전극일 수 있으며, 그 반대일 수도 있다.

<58> 상기 다색 발광 다이오드 패키지(40)의 기판(41)에 형성된 도전패턴을 설명하면, 애노드 및 제1 캐소드 단자패턴(A,C1)은 상기 기판(41)의 일측단에 형성되며, 상기 제2 및 제3 캐소드 단자패턴(C2,C3)은 상기 일측단과 대향하는 타측단에 배치될 수 있다.

<59> 또한, 모든 소자, 즉 적색, 녹색 및 청색 발광 다이오드(44,42,45)와 상기 원칩형 제너 다이오드(46)는 상기 애노드 단자부(A)로부터 연장된 실장용 패턴(P)상에 배치된다. 상기 적색 발광 다이오드(44)는 애노드 단자부(A)로부터 연결된 실장용패턴(P)에 배치되어 하면에 그 제1 전극과 애노드 단자부(A)를 연결하며, 그 제2 전극은 제3 캐소드 단자부(C3)에 와이어로 연결된다. 한편, 상기 녹색, 청색 발광 다이오드(42,45)는 상기 애노드 단자부(A)로부터 연장된 실장용 패턴(P)에 배치되며, 상기 녹색 발광 다이오드(42)의 제1 전극 및 제2 전극은 각각 와이어를 통해 애노드단자부(A)와 제1 캐소드단자부(C1)에 연결되고, 상기 청색 발광 다이오드(45)의 제1 및 제2 전극은 각각 와이어를 통해 애노드 단자부(A)와 제2 캐소드단자부(C2)에 연결된다.

<60> 나아가, 원칩형 제너 다이오드(46)의 각 제너 다이오드부(46a,46b)는 각각 녹색 및 청색 발광 다이오드(42,45)와 역극성으로 연결되도록, 애노드 단자부(A)와 연결된 실장용 패턴(P)에 배치되어 하면의 제2 전극을 애노드 단자부(A)에 전기적으로 연결시키며, 상면에 형성된 제1 전극은 각각 녹색 및 청색 발광 다이오드(42,45)의 제2 전극이 연결된 제1 및 제2 캐소드 단자부(C1,C2)에 각각 연결된다.

<61> 본 실시형태에 따른 패키지(40)를, 도2a에 도시된 패키지(20)에서의 각 소자의 크기 및 패턴형상 등을 동일한 조건으로 제조할 경우에, 도4의 실장용 패턴(P)을 도2a의 두 실장용 패턴(P1,P2)에 거의 일치하는 크기를 갖도록 형성하게 된다. 따라서, 발열작용을 하는 발광 다이오드(42,44,45)가 실장되는 실장용 패턴(P)의 크기는 상대적으로 증가되므로, 도2a에 비해 우수한 방열효과를 기대할 수 있다.

<62> 이와 같이, 본 발명은 사용자의 필요에 따라 종래에 비해 보다 소형화된 크기에서 다양한 설계가 허용될 수 있다는 잇점을 제공한다.

<63> 본 발명은 상술한 실시형태 및 첨부된 도면에 의해 한정되는 것이 아니고, 첨부된 청구범위에 의해 한정하고자 하며, 청구범위에 기재된 본 발명의 기술적 사상을 벗어나지 않는 범위 내에서 다양한 형태의 치환, 변형 및 변경이 가능하다는 것은 당 기술분야의 통상의 지식을 가진 자에게는 자명할 것이다.

【발명의 효과】

<64> 상술한 바와 같이, 본 발명에 따른 다색 발광 다이오드 패키지에 따르면, 청색 및 녹색 발광 다이오드를 위한 제너 다이오드를 사용하여 정전기방전과 써지전압에 대해 적절하게 보호하면서도, 그 패키지를 소형화시킬 수 있을 뿐만 아니라, 사용자의 요구나 필요에 따라 방열면적조건 등을 고려하여 설계자유도를 향상시킬 수 있다.

【특허청구범위】**【청구항 1】**

적어도 3개의 발광 다이오드가 실장된 다색 발광 다이오드 패키지에 있어서

3 개의 제1 단자부와 하나의 제2 단자부 패턴이 형성된 상면을 갖는 기판;

상기 제2 단자부에서 연장된 실장용 도전 패턴에 배치되며 제1 전극과 제2 전극이 형성된 상면을 갖는 제1 및 제2 발광 다이오드 및,

상기 실장용 도전 패턴에 배치되며, 하면에 제1 전극과 상면에 2개의 제2 전극이 형성되어 2개의 제너 다이오드가 하나의 칩으로 구현된 원칩형 제너 다이오드를 포함하며,

상기 제1 발광 다이오드 제1 전극과 상기 원칩형 제너 다이오드의 하나의 제2 전극은 상기 제1 단자부 중 하나에 연결되며, 상기 제2 발광 다이오드의 제1 전극 및 상기 원칩형 제너 다이오드의 다른 하나의 제2 전극은 상기 제2 단자부 중 다른 하나에 연결되는 것을 특징으로 하는 발광 다이오드 패키지.

【청구항 2】

제1항에 있어서,

상기 제1 및 제2 발광 다이오드는 청색 발광 다이오드 및 녹색 발광 다이오드인 것을 특징으로 하는 발광 다이오드 패키지.

【청구항 3】

제2항에 있어서,

상기 적어도 3개의 발광 다이오드 중 다른 하나의 발광 다이오드는 제1 전극이 형성된 상면과 제2 전극이 형성된 하면을 갖는 적색 발광 다이오드이며,

상기 적색 발광 다이오드는 상기 기판에서 상기 제1 단자부 중 상기 원칩형 제너 다이오드의 제2 전극과 연결되지 않은 나머지 하나의 제1 단자부로부터 연장된 실장용 도전패턴 상에 형성되며,

상기 적색 발광 다이오드의 제2 전극은 상기 제2 단자부 또는 그로부터 연장된 실장용 도전패턴에 연결된 것을 특징으로 하는 발광 다이오드 패키지.

【청구항 4】

제2항에 있어서,

상기 적어도 3개의 발광 다이오드 중 다른 하나의 발광 다이오드는 제2 전극이 형성된 상면과 제1 전극이 형성된 하면을 갖는 적색 발광 다이오드이며,

상기 적색 발광 다이오드는 상기 기판에서 상기 제2 단자부로부터 연장된 실장용 도전패턴 상에 형성되며,

상기 적색 발광 다이오드의 제2 전극은 상기 원칩형 제너 다이오드의 제2 전극과 연결되지 않은 나머지 하나의 제1 단자부에 연결된 것을 특징으로 하는 발광 다이오드 패키지.

【청구항 5】

제1항에 있어서,

상기 원칩형 제너 다이오드는,

상기 제1 전극이 형성된 하면을 갖는 제1 도전형 기판과,

상기 제1 도전형 기판 상부의 분리된 두 영역에 형성되며, 상기 제2 전극이 형성된 상면을 갖는 제2 도전형 불순물영역을 포함하는 발광 다이오드 패키지.

【청구항 6】

제1항에 있어서,

상기 제2 단자부로부터 연장된 실장용 도전패턴은 상기 기판의 거의 중앙영역에 배치되며, 상기 제1 단자부 및 상기 제2 단자부는 상기 기판의 양측단에 배치된 것을 특징으로 하는 발광 다이오드 패키지.

【청구항 7】

제2항에 있어서,

상기 적색, 청색 및 녹색 발광 다이오드는 삼각구도로 배치된 것을 특징으로 하는 발광 다이오드 패키지.

【청구항 8】

제7항에 있어서,

상기 원칩형 제너 다이오드는 상기 삼각구도의 청색 및 녹색 발광 다이오드 측에 인접하도록 배치된 것을 특징으로 발광 다이오드 패키지.

【청구항 9】

제8항에 있어서,

상기 원칩형 제너 다이오드의 제1 전극에 각각 연결된 2개의 제1 단자부는 상기 청색 및 녹색 발광 다이오드에 인접한 양측단부에 각각 배치되며,

다른 하나의 제1 단자부와 상기 제2 단자부는 상기 적색 발광 다이오드에 인접한 측면의 양측단에 배치된 것을 특징으로 하는 발광 다이오드 패키지.

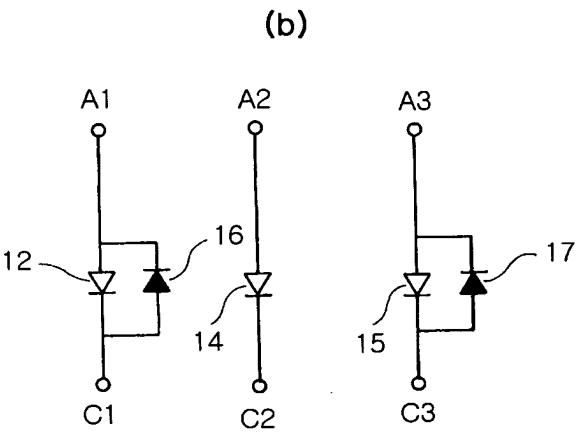
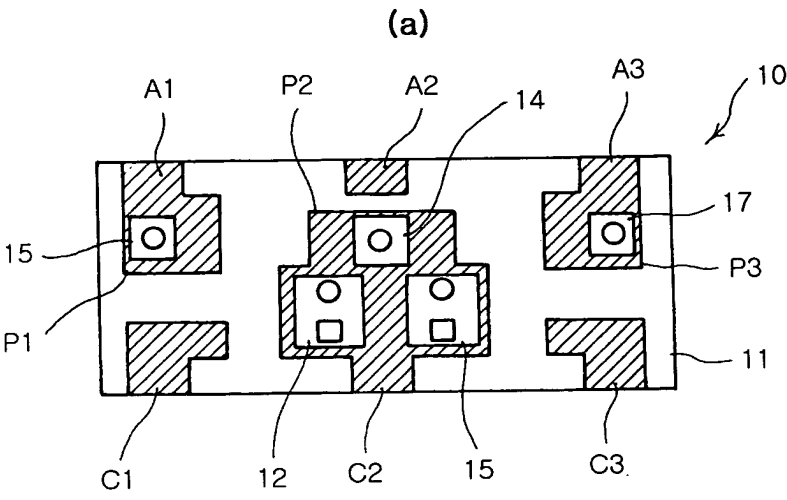
【청구항 10】

제1항에 있어서,

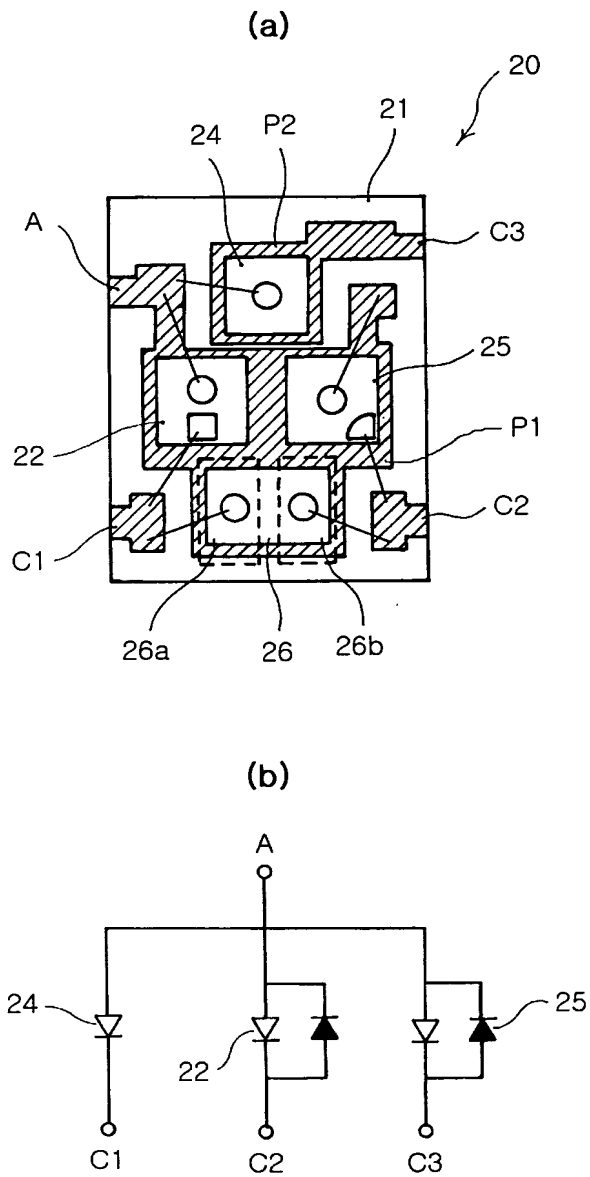
상기 제1 단자부는 양극이며, 상기 제2 단자부는 음극인 것을 특징으로 하는 발광 다이오드 패키지.

【도면】

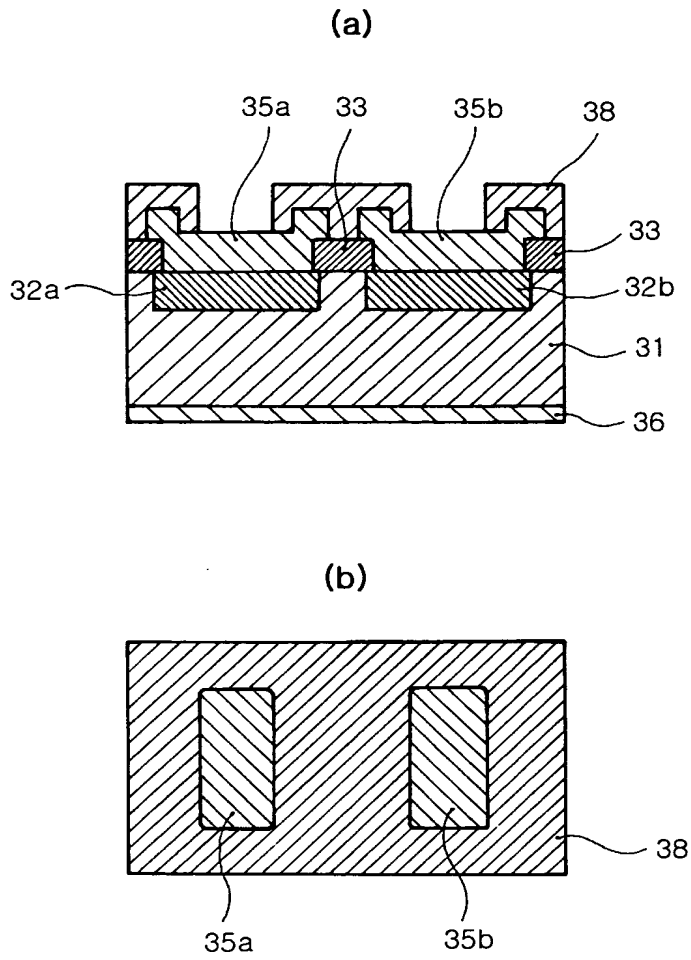
【도 1】



【도 2】



【도 3】



【도 4】

